



Masterarbeit

Digitaler Transmitter

Problemstellung

- Problem: das Signal analoger Sender ist abhängig von Parameterschwankungen, Temperatur, etc.
- Ausgangsbasis: immer schnellere und komplexere FPGAs ermöglichen die Implementierung vieler Funktionen in programmierbarer Logik
- Aufgabe: Implementierung eines Senders (bestehend aus Oszillator, Modulator, Abstratenumsetzung, etc.) in VHDL und Verifikation des Systems auf FPGA

Ablauf

- Einarbeitung: Literaturrecherche, Ausarbeitung eines möglichen Konzepts
- Durchführung: Implementierung der Schaltungsblöcke in VHDL inkl. Dazugehöriger Testbenches, danach Test des Systems auf FPGA
- Dokumentation

Voraussetzung

- Selbstständiges Arbeiten
- Generelles Interesse an der Thematik
- Idealerweise Kenntnisse in digitaler Signalverarbeitung und/ oder VHDL

Rahmenbedingungen

- Ort: Büro und Labor am Institut
- Beginn: ab sofort möglich

Kontakt

Univ.-Prof. Dr. Thomas Ußmüller

Raum: 109 • Technikerstraße 13 • A – 6020 Innsbruck

Mail: thomas.ussmueller@uibk.ac.at • Tel.: +43 (0) 512 507 62730